

A-PDF Split DEMO : Purchase from www.A-PDF.com to remove the watermark

DOI:10.3969/j.issn.1001-4551.2013.09.021

# LLLC 谐振拓扑线路的研究

马小林

(康舒电子(东莞)有限公司杭州分公司,浙江 杭州 310013)

**摘要:**针对 LLC 谐振拓扑在宽范围输出应用领域存在的开关频率过宽问题,提出了一种新的拓扑—LLLC 谐振拓扑。通过增加一颗电感,实现了在同样的输出电压范围内,工作频率范围缩窄,并维持在可控范围内的效果;另外,由于该电感的加入使得谐振元件变成 4 颗,即 LLLC,但设计方法上与 LLC 基本类似。为充分理解该线路的工作原理,给出了较为完整的工作过程分析;随后给出了关键参数的计算,重点是对比分析了该拓扑降低工作频率的机理;最后,设计了一款功率为 1 500 W,输出电压为 43 V ~ 58 V 的样机。实际测算结果显示,其工作频率范围为 110 kHz ~ 270 kHz,基本满足设计要求,同时也验证了该线路的可行性。

**关键词:**LLC; LLLC; 零电压; 零电流; 宽范围

中图分类号:TM46

文献标志码:A

文章编号:1001-4551(2013)09-1123-04

## Research of LLLC resonant topology circuit

MA Xiao-lin

(Acbel Electronic Company, Limited Hangzhou Branch, Hangzhou 310013, China)

**Abstract:** Aiming at the existing wider working frequency in the wide range output voltage application of LLC topology, a new LLLC resonant topology was proposed. By adding an inductance, the working frequency can be controlled with a narrow range in the same wide output as the LLC's. As the addition of the inductance, the topology was comprised of four resonant elements and was named as LLLC topology. But there was the same design method each other. To fully understand the working principle of the circuit, the work process was given completely. Then the caculation of key parameters was provided. In particular, the mechanism of reducing working frequency was provided by comparative analysis. Finally, the prototype of 1 500 W was demonstrated with output voltage range of 43 V ~ 58 V. The actual measurement results show that, its working frequency is between 110 kHz and 270 kHz and meets the design requirement. The perimental result shows that this circuit is effective.

**Key words:** LLC; LLLC; ZVS; ZCS; wide-range

## 0 引言

LLC 谐振拓扑可以实现原边主开关管零电压开通和副边整流二极管零电流关断,从而取得高效率、高功率密度,因而逐步在工业界中得到广泛应用。

文献[1-2]给出了 LLC 谐振线路的基本分析方法。文献[3]则对比给出了半桥 LLC 谐振与传统非对称半桥的比较优势。文献[4]较为系统地分析了谐振

设计中关键问题,尤其是给出了小信号分析和 3 个谐振单元的各种组合拓扑。文献[5-9]则侧重于 LLC 拓扑的关键参数设计及应用注意事项。

虽然谐振拓扑具有较好的开关特性,但在宽范围输出电压应用的电源中还是存在一定的挑战,为实现宽范围的输出电压,开关频率将会推到很高,从而限制了其应用。

本研究提出一种新的谐振拓扑—LLLC 拓扑,并详

细分析其工作过程,给出关键参数设计方法,并指出工作频率收窄的原因,最后通过实验验证该拓扑的正确性。

## 1 原理分析

### 1.1 线路拓扑

传统 LLC 谐振拓扑线路图如图 1 所示,本研究提出的一种 LLLC 谐振拓扑线路图如图 2 所示。图中由两组  $C_r, L_r, L_m$  构成并联 LLC, 辅助电感  $L_a$  参与调节  $L_m$  的作用,  $C_b$  为隔直电容。串联电容  $C_r$  与串联电感  $L_r$  作用, 提供第一谐振频率, 用  $f_r$  来表示; 串联电容  $C_r$  与串联电感  $L_r$ 、辅助电感  $L_a$  及变压器励磁电感  $L_m$ , 提供第二谐振频率, 用  $f_m$  来表示。

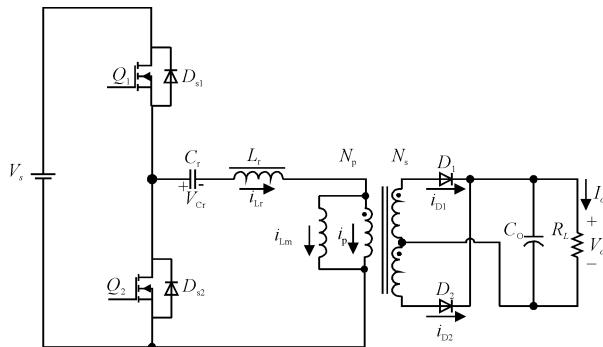


图 1 LLC 谐振线路图及参考方向

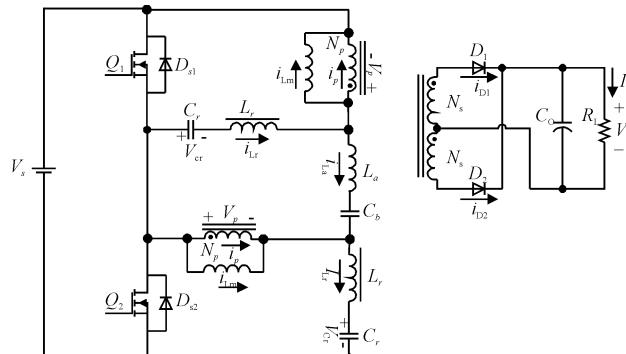


图 2 LLLC 谐振线路图及参考方向

该线路有两种工作状态, 即工作频率  $f_s > f_r$  和工作频率  $f_m < f_s < f_r$  两种状态。下面重点分析第 2 种状态下的工作过程。

### 1.2 理论分析

在分析之前, 本研究作如下设定:

- (1) 所有开关管、二极管、电感、电容均为理想器件;
- (2) Snubber 电容影响忽略不计, 即忽略主开关管( $Q_1, Q_2$ )输出结电容的充、放电时间;
- (3) 变压器用 APS(All Primary Side)模型代替, 变

压器匝比  $n = N_p/N_s$ 。

#### 1.2.1 电路关键器件波形

开关频率介于两个谐振频率( $f_m$  与  $f_r$ )之间的关键器件波形如图 3 所示。

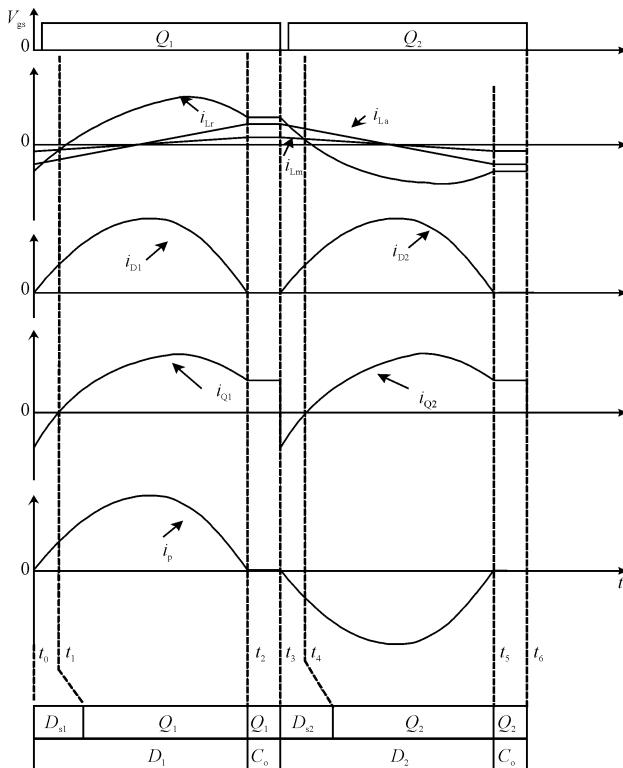


图 3 电路关键器件波形

#### 1.2.2 电路工作过程分析

在一个开关周期中, 电路共有 6 个工作时间阶段, 具体分析如下:

(1) 阶段 1( $t_0 \sim t_1$ )。当  $t = t_0$  时,  $Q_2$  受控关断, 原边电流流经  $Q_1$  的寄生二极管  $D_{s1}$ , 开始谐振上升(忽略  $Q_1$  的输出电容充、放电的过程)。副边二极管  $D_1$  导通, 传递能量; 原边电压( $V_p$ )被箝位在  $nV_o$ , 励磁电流和  $L_a$  上的电流开始正向线性加大。当  $t = t_1$  时, 变压器原边电流上升到  $i_p = i_{Lm} + i_{La}/2$  时,  $D_{s1}$  上的电流下降到零, 该过程结束。 $Q_1$  的驱动信号, 必须要在该过程结束前施加, 才能达到 ZVS 的要求。

(2) 阶段 2( $t_1 \sim t_2$ )。当  $t = t_1$  时,  $Q_1$  开始正向流动。 $D_1$  继续导通, 原边电压被箝位在  $nV_o$ ,  $L_m$  上的励磁电流与  $L_a$  上的电流正向增加。当  $t = t_2$  时, 变压器原边电流谐振到零, 该过程结束。在该过程中,  $L_m$  上的励磁电流,  $L_r$  上的电流以及  $L_a$  上的电流换向。

(3) 阶段 3( $t_2 \sim t_3$ )。当  $t = t_2$  时, 变压器原边电流谐振到零, 副边  $D_1$  截止, 负载能量完全由  $C_o$  提供。此时  $i_{Lr} = i_{Lm} + i_{La}$ ; 开关管  $Q_1$  电流  $i_{Q1} = 2i_{Lm} + i_{La}$ 。此

时,  $L_m$ 、 $L_a$ 、 $L_r$  和  $C_r$  谐振, 只是  $L_m$ 、 $L_a$  值比较大, 因此  $i_{Lm}$ 、 $i_{La}$  在这个过程中, 变化较小。

(4) 阶段 4( $t_3 \sim t_4$ )。当  $t = t_3$  时,  $Q_1$  受控关断, 原边电流流经  $Q_2$  的寄生二极管  $D_{s2}$ , 开始谐振上升(忽略  $Q_2$  的输出电容充放电的过程)。副边二极管  $D_2$  导通, 传递能量; 原边电压( $V_p$ )被箝位在  $-n \cdot V_o$ ,  $L_m$  和  $L_a$  上的电流开始线性正向减小。当  $t = t_4$  时, 变压器原边电流反向上升到  $i_p = i_{Lm} + i_{La}/2$  时,  $D_{s2}$  上的电流下降到零, 该过程结束。 $Q_2$  的驱动信号, 必须要在该过程结束前施加, 才能达到 ZVS 的要求。

(5) 阶段 5( $t_4 \sim t_5$ )。当  $t = t_4$  时,  $Q_2$  开始正向流电流。 $D_2$  继续导通, 原边电压被箝位在  $-n \cdot V_o$ ,  $L_m$  上的励磁电流与  $L_a$  电流线性正向减小(反向增加)。当  $t = t_5$  时, 变压器原边电流谐振到零, 该过程结束。在该过程中,  $L_m$  上的励磁电流,  $L_r$  上的电流以及  $L_a$  上的电流换向。

(6) 阶段 6( $t_5 \sim t_6$ )。当  $t = t_5$  时, 变压器原边电流谐振到零, 副边  $D_2$  截止, 负载能量完全由  $C_o$  提供。此时  $i_{Lr} = i_{Lm} + i_{La}$ ; MOS 管电流  $i_{Q2} = 2i_{Lm} + i_{La}$ 。 $L_m$ 、 $L_a$ 、 $L_r$  和  $C_r$  谐振, 只是  $L_m$ 、 $L_a$  值比较大, 因此  $i_{Lm}$ 、 $i_{La}$  在这个过程中, 变化较小。

此后, 进入下半周期的工作, 由于下半周期的工作过程与上半周期类似, 这里就不在再述。

## 2 参数设计与差异分析

### 2.1 参数设计

在该拓扑中, 由于  $L_a \ll L_m$ , 故变压器励磁电感仅作为普通变压器之考量; 故在该拓扑中需要设计的参数有 4 个, 分别为: 变压器匝比  $n$ , 谐振电感  $L_r$ , 谐振电容  $C_r$ , 辅助电感  $L_a$ 。下面将具体给出设计参数。

变压器匝比  $n$ :

$$n = \frac{V_{in}/2}{V_o + V_{fd}} = \frac{400/2}{54 + 0.7} \approx \frac{11}{3} \quad (1)$$

电感比值  $k$ 。 $k$  值越大, 谐振点附近效率越高, 但远离谐振点处的效率下降很快, 全范围的工作频率会越宽。经过折中考虑, 取  $k = 3.2$ 。

品质因数  $Q$ 。需要考虑两个条件: ① 低于谐振频率时确保满载 ZVS 实现; ② 高于谐振频率时的空载 ZVS 实现。最后, 本研究取值为  $Q = 0.18$ 。

负载阻抗  $R_e$ :

$$R_e = \frac{8n^2 V_o^2}{\pi^2 P_o} \quad (2)$$

谐振电容  $C_r$ :

$$C_r = \frac{1}{2\pi f_r Q R_e} \quad (3)$$

谐振电感  $L_r$ :

$$L_r = \frac{1}{(2\pi f_r)^2 C_r} \quad (4)$$

辅助电感  $L_a$ :

$$L_a = k \cdot L_r \quad (5)$$

### 2.2 差异分析

LLC 谐振工作在  $f_m < f_s < f_r$  时, 它的输入电压与输出电压间的关系可表示为:

$$V_o = \frac{V_{in}}{2n} + \frac{I_{Lm\_LLC}}{4nC_{r\_LLC}}(T_s - T_r) \quad (6)$$

式中:  $I_{Lm\_LLC}$ —磁化电流的峰值, 同时也为开关管的关断电流;  $T_r$ —第一谐振频率  $f_r$  的周期;  $T_s$ —工作频率  $f_s$  的周期。

而 LLLC 工作在  $f_m < f_s < f_r$  时, 它的输入与输出电压间的关系可表示为:

$$V_o = \frac{V_{in}}{2n} + \frac{I_{Lm\_LLLC} + I_{La\_LLLC}}{4nC_{r\_LLLC}}(T_s - T_r) \quad (7)$$

式中:  $I_{Lm\_LLLC}$ —磁化电流的峰值;  $I_{La\_LLLC}$ —辅助电感  $L_a$  电流的峰值;  $T_r$ —第一谐振频率  $f_r$  的周期;  $T_s$ —工作频率  $f_s$  的周期。

在 LLLC 拓扑线路中, 开关管的关断电流为  $2I_{Lm\_LLLC} + I_{La\_LLLC}$ , 且  $C_r$  上流过的电流约为 LLC 中  $C_r$  的一半, 当 LLC 与 LLLC 中电压耐压一致的情况下,  $C_{r\_LLC} = 2C_{r\_LLLC}$ 。

因此取 LLC 与 LLLC 的开关管关断电流与电压耐压一致的情况下, 公式(6)可写成:

$$V_o = \frac{V_{in}}{2n} + \frac{I_{Lm\_LLLC} + \frac{1}{2}I_{La\_LLLC}}{4nC_{r\_LLLC}}(T_s - T_r) \quad (8)$$

从式(7, 8)的比较中可以看出, LLLC 的电压增益比 LLC 大。因此在相同电压增益范围下, LLLC 拓扑线路的工作频率范围比 LLC 窄。

## 3 实验验证

### 3.1 实验参数

#### 3.1.1 实验线路电气规格

为了验证该拓扑的可行性, 本研究成功制作了一台 1500 W 的模块, 其中的 DC/DC 部分就是采用该线路。其输入与输出电气规格如下:

(1) 输入电压: 400 VDC;

(2) 输出电压: 54 VDC(43 VDC ~ 58 VDC);

- (3) 输出电流:4 A~25 A;  
 (4) 输出功率范围:200 W~1 500 W;  
 (5) 谐振频率:135 kHz。

### 3.1.2 实验关键器件及参数

实验关键器件及参数如下:

- (1)  $Q_1, Q_2$ : MOSFET(STW45NM50);
- (2)  $L_r$ : 45  $\mu$ H (RM12 3F3);
- (3)  $C_r$ : 2  $\times$  15 nF/1 600 V (MPP);
- (4)  $L_a$ : 145  $\mu$ H (RM10/I 3F3);
- (5)  $L_m$ : 1.1 mH;
- (6)  $C_b$ : 1  $\mu$ F/450V MPP;
- (7) 变压器:匝比  $n$ (11: 3), PQ35/35 3F3;
- (8) 输出整流二极管  $D_1, D_2$ : STPS30150CW。

### 3.2 实验效率曲线

在不同输出电压条件下的效率曲线如图 4 所示。

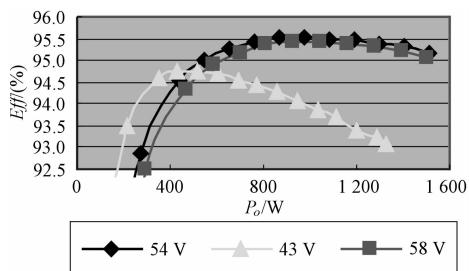


图 4 效率曲线图

### 3.3 工作频率与输出电压曲线图

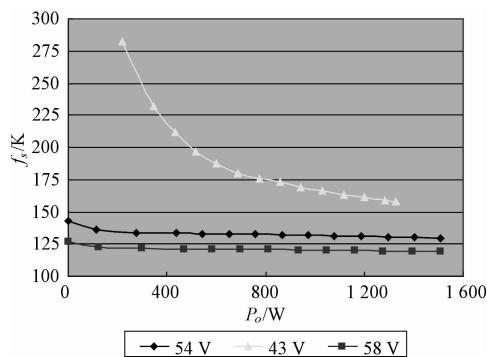


图 5 工作频率与输出电压曲线图

工作频率与输出电压曲线图如图 5 所示。从图 5 中可以看出,该拓扑可以满足宽范围输出电压要求。但在低压和轻载条件下,为了提高电源的可靠性,一般会使电源工作在 Burst 模式,可参考文献[10],从而降低最高工作频率。

## 4 结束语

本研究给出了一种新的谐振拓扑线路,详细分析了其中一种工作状态下的工作过程,并给出了关键参数设计和与传统的 LLC 谐振拓扑的差异,最后通过实验验证了该线路的可行性。本研究提出的谐振拓扑具有如下特点:①相比传统 LLC 谐振拓扑,输出电压范围得以拓宽;②通过增加一颗电感,使得变压器励磁电感在谐振工作中作用减弱,便于变压器的工程设计。但由于增加一颗磁件,成本略有提高。

目前,该线路已成功应用到某公司电源产品中,具备较高的性价比;其创新点已经获得国家发明专利,专利申请号为 200810129245,并于 2012 年 6 月 27 日获得法律授权。

## 参考文献(References):

- [1] STEIGERWALD R L. A comparison of half-bridge resonant converter topologies[J]. *IEEE Transactions on Power Electronics*, 1998, 3(2): 74-82.
- [2] BHAT A K S. Analysis and design of LCL-type series resonant converter [J]. *IEEE Transactions on Industrial Electronics*, 1994, 41(1): 118-124.
- [3] HUANG G S, ZHNAG A J, GU Y I. LLC Series Resonant DC-to-DC Converter: US, 6344979[P]. 2002-02-05.
- [4] YANG Bo. Topologies Investigation for Front End DC/DC Power Conversion for Distributed Power System[D]. Blacksburg: Virginia Polytechnic Institute and State University, 2003.
- [5] 张军明. 中功率 DC/DC 变流器模块标准化若干关键问题的研究[D]. 杭州:浙江大学电气工程学院, 2004.
- [6] 杨益平. 谐振 DC/DC 变换器的研究[D]. 杭州:浙江大学电气工程学院, 2005.
- [7] 顾亦磊, 吕征宇. 开关频率为 1 MHz 的多谐振变换器[J]. 电源技术应用, 2005, 2(8): 20-24.
- [8] GROOT H D, JANSSEN E, PAGANO R, et al. Design of a 1 MHz LLC resonant converter based on a DSP-driven SOI half-bridge power MOS module [C]//Proceedings of the IEEE PESC2006. Jeju: [s. n. ], 2006: 2365-2378.
- [9] SIMONE S D,ADRAGNA C,SPINI C, et al. Design-oriented steady-state analysis of LLC resonant converters based on FHA[C]//Proceeding of the IEEE SPEEDAM2006. Taormina: [s. n. ], 2006: 200-207.
- [10] ST Semi. L6599 High-voltage Resonant Controller Datasheet[M]. ST Semi, 2006.