

DOI:10.3969/j.issn.1001-4551.2013.11.027

基于 FPGA 的速度动态估算方法^{*}

马 泽, 胡旭东, 杨亮亮^{*}

(浙江理工大学 机械与自动控制学院, 浙江 杭州 310018)

摘要:针对常规测速方法存在的精度差和测量滞后严重的问题,在通用的 M/T 法的基础之上,提出了一种基于可编程逻辑器件(FPGA)的速度动态估算方法。利用 FPGA 的高效的数字信号处理能力,将增量式光电编码器反馈信号进行了四倍频细分,通过 Verilog HDL 语言编程设计了时间阀门、计数等相关模块。利用小数估计不完整脉冲的思想,采用动态的速度估算方法估算了速度值,通过一阶低通滤波器滤波得到了结果。研究结果表明,该方法无论应用于低速还是高速情况下,测量的精度都有所提高,而且测量的滞后减小可以控制在一定范围内。

关键词:M/T 法; 现场可编程门阵列; 速度估算

中图分类号:TP27; TH39

文献标志码:A

文章编号:1001-4551(2013)11-1420-05

Dynamic speed estimation method based on FPGA

MA Ze, HU Xu-dong, YANG Liang-liang

(School of Machinery and Automatic Control, Zhejiang Sci-Tech University, Hangzhou 310018, China)

Abstract: Aiming at the problems of the poor accuracy and the serious lag in the conventional methods of measuring velocity, a new dynamic estimated method for velocity estimating based on the common M/T method was proposed. This method was designed with field programmable gate array(FPGA) for its powerful digital processing ability and the feedback signals of the incremental photoelectric encoder were quadrupled. The time constant, counting and other related modules were designed by using the verilog HDL programming language. The idea that the incomplete pulses were estimated by using decimals was adopted. The velocity which was calculated by using the dynamic estimated methods should pass through a low-pass first order filter. The results indicate that, no matter whether velocity is low or high, this method improves the accuracy and reduces hysteresis, and the hysteresis can be controlled in a certain range.

Key words: M/T method; field-programmable gate array(FPGA); estimation of velocity

0 引言

在实际应用中,常用的速度测量方式主要有:①微处理器和微控制器,如 TI 公司的 TMS320F2000 系列 DSP 内置了 QEP 电路,方便与增量式光电编码器的接口,增量式光电编码器一般均提供一组相位差为 90° 的输出脉冲,根据两路输出脉冲的相位可确定电机的旋转方向。通过检测脉冲数和脉冲频率,可以测得电

机轴的转角和转速。②可编程逻辑器件 FPGA 或 CPLD,该平台没有与光电编码器的接口,所以通常需要将被测信号进行四倍频细分^[1]后再做计数,引入高频信号来计与之相对应的时间,计算出被测信号的频率,从而得到测速的目的。

测速方法现在已经有很多,最基本的是 M 法、T 法。M/T 法是 M 法与 T 法的结合。由于 M/T 法中的被测脉冲没有与高频时钟同步,有了 $T_d > T_0$ 的 M/T

收稿日期:2013-06-14

基金项目:国家自然科学基金资助项目(51305404);国家科技支撑计划资助项目(2013BAF05B01);浙江理工大学重点实验室优秀青年人才培养基金资助项目(ZSTUMD2012B004)

作者简介:马 泽(1987-),男,山西大同人,主要从事运动控制方面的研究. E-mail:576983790@qq.com

通信联系人:杨亮亮,男,讲师,博士. E-mail:yangliangliang@zstu.edu.cn

法和 $T_d < T_0$ 的 M/T 法^[2]。其优点在于通过测量 T_0 与 T_d 之间的 ΔT , 避免了不完整被测脉冲带来的误差。高速时, 精度有所提高。但在低速时, 由于需要等到若干个完整被测脉冲才能得到一次计算结果测量, 滞后量较大。而变 M/T 法是通过改变测量时间 T_g 保持高频脉冲与被测脉冲的同步, 减少了测量 M/T 法中不能与高频时钟同步造成的 ΔT ^[3]。但变 M/T 法与 M/T 法同样在低速时有着滞后量大的问题。滑动的 M/T 法则通过引入比测量周期 T_d 小的 T_s , 增加测量的连续性, 减少了延时^[2]。综上所述可知, 在以上的研究中, 都没有对低速情况下, 尤其是一个测量周期没有一个完整的被测脉冲的情况下, 进行讨论研究。如: 在裁床上的应用, 涉及速度曲线的规划包括线性曲线以及 S 型曲线, 对速度测量的精度要求较高。

因此, 本研究将通过对常规测速方法进行分析, 得到常规方法的缺陷与不足, 然后针对这些缺陷与不足, 对速度计算方法进行改进。

1 常规测速方法

1.1 M 法

M 法又为直接测频法, 示意图如图 1 所示。该方法是通过引入高频脉冲作为时间测量的基准, 确定高频脉冲数 M_0 即确定了采样的时间 $T_0 = M_0/f_0$ (式中: f_0 —高频脉冲的频率)。测得的被测脉冲个数 M , 记电机的转速为 n , 则:

$$n = \frac{60M}{ZNT_0} \quad (1)$$

式中: Z —倍频系数, N —编码器的线数。

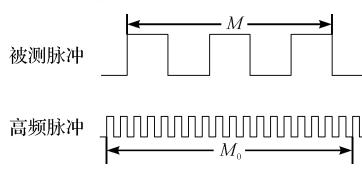


图 1 M 法示意图

采用 M 法的缺点在于它的分辨率低, 测量精度低, 误差大。以一组实际参数为例: 被测信号经过四倍频处理即 $Z=4$, 被测转速范围取 $-3000 \text{ r} \cdot \text{min}^{-1} \sim 3000 \text{ r} \cdot \text{min}^{-1}$, 采样周期取 0.1 ms , 光电编码器选取应用较广的 2500 线, 若 M 取整数 $0, 1, 2$ 。可以计算得到转速为 $0 \text{ r} \cdot \text{min}^{-1}, 60 \text{ r} \cdot \text{min}^{-1}, 120 \text{ r} \cdot \text{min}^{-1}$, 以此类推, 可以看出得到的结果都是 60 的整数倍。因此它的分辨率也就是 $60 \text{ r} \cdot \text{min}^{-1}$, 而且由图 2 可以看出被测脉冲的计数总存在 ± 1 个被测脉冲的误差, 再加上外界的干扰对测量结果影响, 误差会增大。可以看出这样的测量结

果并不适合做闭环控制^[4-5]。

1.2 T 法

T 法又为测周法, T 法示意图如图 2 所示, 其原理是引入的高频脉冲作为时间测量的基准, 来测量一个完整被测脉冲的所经历的时间 $T_0 = M_0/f_0$, f_0 —高频脉冲的频率, M_0 —高频脉冲数。得到转速 n 。即:

$$n = \frac{60}{ZNT_0} \quad (2)$$

式中: Z —倍频系数, N —编码器的线数。

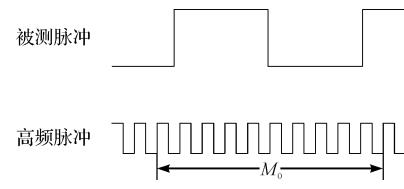


图 2 T 法示意图

采用 T 法在低速时, 一个被测脉冲所经历的时间较长, 如果大于伺服周期, 在中断到来时只能使用上一个周期的计算结果, 因此导致了严重的滞后。在理论上, 如果编码器线数为 N , 则每一线所转过的角度 $\theta = 1/N$, 由每一线所经历的时间 t , 得到电机转速 $n = \theta/t$; 在实际中, 如果引入光电编码器的线误差 α , 则每一线所转过的角度为 $\theta_0 = (1 + \alpha)/N$, 此时的转速 $n_0 = \theta_0/t$ 。则实际转速与理论转速的误差 $\Delta n = n_0 - n$, 如果用实际转速作为自变量, 即:

$$\Delta n = \frac{\alpha n_0}{1 + \alpha} \quad (3)$$

以一组实际参数为例: 编码器线误差取 0.1, 若实际转数为 $1500 \text{ r} \cdot \text{min}^{-1}$, 则转速误差 Δn 为 $136 \text{ r} \cdot \text{min}^{-1}$; 若实际转速为 $60 \text{ r} \cdot \text{min}^{-1}$, 则转速误差 Δn 为 $5 \text{ r} \cdot \text{min}^{-1}$ 。由此可见, T 法在低速时误差较小, 而在高速时造成的误差相当大, 可信度比较低。

1.3 M/T 法

M/T 法测速结合了 M 法高速时的稳定性和 T 法低速时的可靠性, 其原理为: 固定被测脉冲个数 M , 测高频脉冲的个数 M_0 得到相对应的时间关系, 依此计算出被测脉冲的频率, 从而得到电机的转速 n , 计算公式为:

$$n = \frac{60f_0M}{ZN M_0} \quad (4)$$

式中: Z —倍频系数, N —编码器的线数。

M/T 法测速在高速时, 相当于 M 法, 在低速时, 相当于 T 法。因此在低速时 M/T 法与 T 法一样, 如果 M 个被测脉冲经历时间太长, 大于伺服周期, 在中断到来时, 取上一次的计算结果。所以 M/T 法存在着与 T 法

同样的滞后,而且 M/T 法的滞后比 T 法更加严重。

2 速度动态估算原理

常规的测速方法中,M 法分辨率低,误差大。T 法在高速时,抗干扰能力差,误差大,低速时,测量滞后严重。M/T 法比较 M 法、T 法虽然已经有所改进,但它在低速时存在比 T 法更加严重的滞后。因此本研究提出一种动态估算的测速方法,利用小数来估计被测不完整的脉冲的思想,提高速度测量的精度。其原理是:在固定的测量时间 T_0 内, $T_0 = M_0/f_0$, 其中, f_0 —高频脉冲的频率,对被测脉冲(由光电编码器反馈信号进行四倍频细分输出)进行计数值为 M ,若每个脉冲的上升沿有效,误差示意图如图 3 所示。可以明显看出,在计数值为 1 时其实并不是 1 个完整的脉冲只有 ΔM_f ,在计数结束后其实还有一个不完整的脉冲 ΔM_b 没有计算。因此存在较大误差。在此为了减少这个误差,本研究提出一种计算方法,用 ΔM_f 代替前面的 1,用 ΔM_b 代替后面的 0。

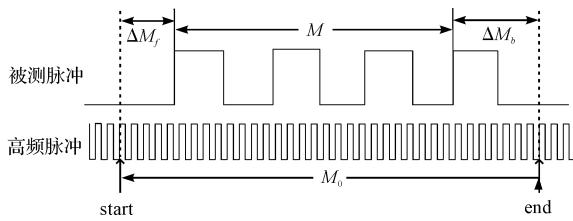


图 3 误差示意图

即得到实际脉冲数在正转时:

$$M_{\text{实}} = M + \Delta M_f + \Delta M_b - 1 \quad (5)$$

反转时:

$$M_{\text{实}} = M - \Delta M_f - \Delta M_b + 1 \quad (6)$$

但是由于 ΔM_f 和 ΔM_b 都是不满 1 的被测脉冲是大于 0 到小于 1 之间小数,需要一个完整的脉冲作为参照来估计,笔者提出了动态估计方法。即采用 ΔM_f 与 ΔM_b 对应的前一个完整的脉冲作为参照。动态估计示意图如图 4 所示,得到 ΔM_f 对应的高频脉冲数为 ΔM_{f0} ,前一个完整的脉冲对应的高频脉冲数为 M_{f0} 。得到 ΔM_b 对应的高频脉冲数 ΔM_{b0} ,前一个完整的脉冲对应的高频脉冲数为 M_{b0} 。用估算的结果来代替 ΔM_f 和 ΔM_b 。即得到实际脉冲数。

正转时:

$$M_{\text{实}} = M + \frac{\Delta M_{f0}}{M_{f0}} + \frac{\Delta M_{b0}}{M_{b0}} - 1 \quad (7)$$

在反向转动时:

$$M_{\text{实}} = M - \frac{\Delta M_{b0}}{M_{b0}} - \frac{\Delta M_{f0}}{M_{f0}} + 1 \quad (8)$$

则电机转速为:

$$n = \frac{60f_0 M_{\text{实}}}{ZNM_0} \quad (9)$$

式中: Z —倍频系数, N —编码器的线数, M_0 —测速周期对应高频脉冲数。

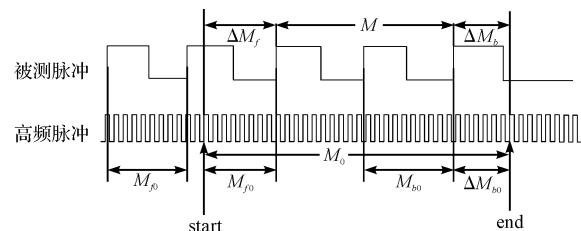


图 4 动态估计示意图

在实际应用中电机转速是渐变的,在相邻两个完整被测脉冲反映的速度差也不会太大。如果在加有负载的场合,速度变化会更加缓慢。所以对一个不完整的脉冲参照前一完整脉冲来估计,是可靠、可行的。

3 动态速度估算的实现

3.1 时间阀门

在速度测量中,需要测量一段时间 T_0 内光电编码器反馈脉冲数,而这个时间 T_0 的长度需要根据实际需要来给出,在此称为时间阀门,为了方便修改以及调整,本研究设计了可由控制器或处理器来控制的时间阀门模块。其原理如图 5 所示,利用对高频脉冲进行计数达到计时的效果。其工作原理是:首先由控制器或处理器对时间阀门模块进行初始化,当读信号和片选信号有效时(其中片选信号由地址总线译码生成),对 FPGA 的寄存器写入两个常数 counter1 和 counter2,当一个中断周期到来时,通过控制器或处理器对 FPGA 寄存器写 0 写 1 的过程发出一个触发时间阀门模块开始工作的脉冲给输入管脚 trigger, delay_t1 模块开始对高频脉冲计数,当计数值等于写入的值 counter1,输出一个脉冲作为测速模块的开始信号,同时作为 delay_t2 模块的触发开始的信号, delay_t2 模块开始计数当计数值等于写入的值 counter2,输出一个脉冲作为测速模块结束信号。具体仿真图如图 6 所示。

3.2 计数模块的设计

计数模块是测速模块的重要部分,分为被测脉冲的计数及高频脉冲的计数。其中的差异在于触发开始的信号与结束的信号不同:①在时间阀门内的被测脉冲的个数即得到 M ,由时间阀门的开始信号触发开始,由时间阀门的结束信号触发结束;②前误差和后误差对应高频脉冲的计数即得到 ΔM_{f0} 、 ΔM_{b0} ,前误差对

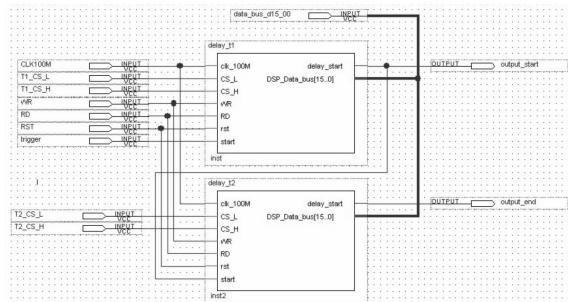


图 5 时间阀门模块硬件原理图

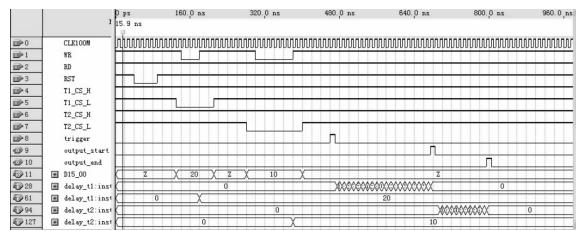


图 6 时间阀门模块功能仿真图

应的高频脉冲计数由被测脉冲信号触发开始,由时间阀门开始信号触发结束,后误差对应的高频脉冲计数由被测脉冲触发开始,由时间阀门结束信号触发结束;③前、后误差参照的完整脉冲对应的高频脉冲的计数,即得到 M_{f_0} 、 M_{b_0} ,前误差的参照的完整脉冲对应的高频脉冲计数由被测脉冲信号触发开始,由时间阀门的开始信号触发结束,后误差的参照的完整脉冲对应的高频脉冲计数由被测脉冲信号触发开始,由时间阀门的结束信号触发结束。

3.3 浮点运算

计数模块通过数据锁存输出的都是整型数据,由于得到数据需要做浮点运算,即需要进行数据类型转换,具体有两种方式:①调用 quartus II 标准库里的整型转浮点型模块,先将数据进行数据转换,然后通过浮点运算模块进行浮点运算;②直接将数据读取到控制器或处理器中,然后进行数据类型转换以及浮点运算。在此为了便于实验以及验证,采用的是第 2 种方式。

4 低速时方法的改进

在高速时,该动态速度的估算方法较为稳定,分辨率也比较高。但在低速时,当一个测量周期 T_0 内没有 1 个完整被测脉冲。假设被测脉冲的上升沿有效,一个测量周期 T_0 有时有脉冲的上升沿,有时没有。低速时被测脉冲计数示意图如图 7 所示。如此时间阀门内被测脉冲计数的值 M 只有 3 种结果:①没有上升沿即 M 的值为 0;②有上升沿且方向信号为正即 M 的值为 1;③有上升沿且方向信号为负即 M 的值为 -1。而计

数模块中前误差和后误差对应高频脉冲的计数即 ΔM_{f_0} 、 ΔM_{b_0} ,前误差对应的高频脉冲计数 ΔM_{f_0} 由被测脉冲信号触发开始,由时间阀门开始信号触发结束。后误差对应的高频脉冲计数 ΔM_{b_0} 由被测脉冲触发开始,由时间阀门结束信号触发结束。因此当时间阀门内没有被测脉冲的上升沿 M 的值为 0 时,无法得到前误差和后误差对应高频脉冲的计数即得到 ΔM_{f_0} 、 ΔM_{b_0} 。

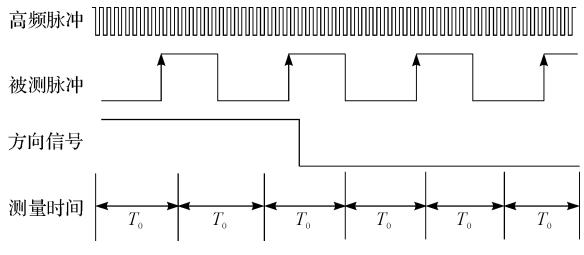


图 7 低速时被测脉冲计数示意图

因此为了保证测速模块在整个速度范围的有效性,在低速时,需要另一种计算方法。其计算方法改变的条件为 M 等于 0、1 或 -1。计算方法的原理是在计数开始时到结束时有固定的高频脉冲 M_0 。开始信号前一个完整脉冲计得高频脉冲数为 M_{f_0} ,结束信号前一个完整脉冲计得高频脉冲数为 M_{b_0} 。 dir 为结束信号到来时检测到的方向信号(0 为负方向,1 为正方向)。由于编码器本身存在线误差,为了避免这个的误差,利用平均法,得到:

$$M_{\text{实}} = -(-1)^{\text{dir}} \frac{2M_0}{M_{f_0} + M_{b_0}} \quad (10)$$

5 软件设计

FPGA 由于低成本、高性能、低电压、低功耗、高密度已经被广泛应用于军事、汽车电子、医疗、通信设备等领域。它不仅拥有强大的数字信号处理能力,而且内置了可以调用和修改的标准库,为开发人员提供了很大的方便。本研究采用的是 Altera 公司的 EP4C6E8E22C8,基于 Quartus II 开发平台,调用标准库里的倍频模块、计数器模块等来实现速度的估算,并且通过功能仿真、时序仿真以及实验验证它的正确性。软件流程图如图 8 所示。首先由控制器或处理器通过写过程设定 T_1 、 T_2 的值。当一个中断到来时,控制器或处理器向 FPGA 发送触发信号。待 T_1 时间后时间阀门模块输出开始信号,计数模块开始计数, T_2 时间后时间阀门模块输出结束信号,计数模块进行结果锁存,然后进行计算方法判断(即判断 M 是否等于 0、1 或 -1),浮点运算得到测量的速度值,经过一阶低通滤波器输出滤波结果^[6-12]。

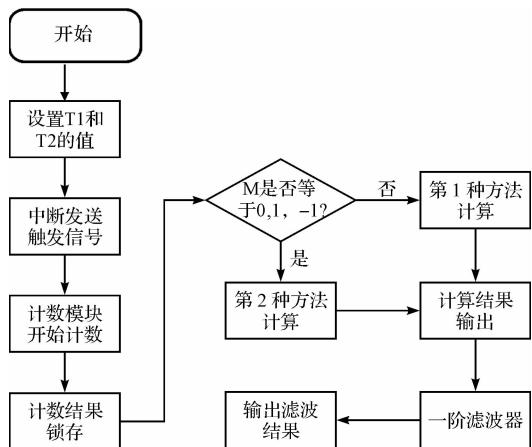


图 8 软件流程图

6 实验分析

通过实验,得到结果如图 9 所示,电机给定速度为 $-3000 \text{ r} \cdot \text{min}^{-1} \sim 3000 \text{ r} \cdot \text{min}^{-1}$ 的三角波,中断周期为 $100 \mu\text{s}$,测量周期为 $50 \mu\text{s}$,采样点的容量为 300,横坐标为采样点的点数,纵坐标为测量的电机转速,可以看到滤波前后的结果基本和理论保持一致,呈三角波状。

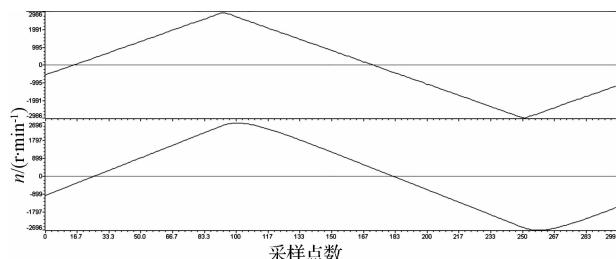


图 9 实验结果图(上为滤波前,下为滤波后)

实验得出结论,动态的速度估算方法对比其他方法有以下几个优点:①对比 M/T 法,M/T 法开始信号和结束信号不能与被测脉冲对齐,存在不完整脉冲带来误差,而动态的速度估算方法用小数估计前后不完整脉冲,在不改变测量周期情况下,解决了开始信号和结束信号不能与被测脉冲对齐的问题,避免了误差,提高了测量的精度;②对比变 M/T 法,虽然它通过改变测量周期使被测脉冲与高频脉冲进行对齐来提高精度,但因测量周期不确定,导致它的滞后量不能确定,而动态的速度估算方法采用小数估计不完整脉冲,虽然在相同采样周期的条件下,精度并无差异,但它可以控制滞后在一定范围,便于周期性采样;③在低速时,

动态的速度估算方法与其他方法不同,当一个测量周期没有一个完整的被测脉冲时,其他的方法已经失效,而动态的速度估算方法通过测量一个测量周期对应的高频脉冲与前完整被测脉冲对应的高频脉冲的比值来估计速度,因此适用速度范围更广。

7 结束语

本研究介绍了 M 法、T 法、M/T 法等测速方法的原理以及计算方法,应用实际数据为例讨论了各种方法的不足之处,明确了研究的重点以及难点。笔者提出动态估计的测速方法,采用小数估计不完整的脉冲,通过动态估计的方法使得速度测量更加精确。在低速时通过条件的判断,改变速度计算方法,解决了在低速时滞后严重的问题,而且以此保证了测速模块在整个速度范围的精度。基于 FPGA 高性能的数字信号处理能力以及 DSP 高效的运算能力得到了实验结果,最后给出了滤波前后的实验输出数据曲线,表明了该方法的可靠性。

参考文献(References) :

- [1] 金 锋,卢 杨,王文松,等.光栅四倍频细分电路模块的分析与设计[J].北京理工大学学报,2006,26(12):1073-1076.
- [2] 宋 宝,唐小琦,蒋俊敏,等.基于 FPGA 的速度滑动估算策略[J].电气传动,2009,39(3):44-46,76.
- [3] 肖 兵,薛 琦,余师棠.基于 DSP 的 M/T 测速法改进[J].重庆工学院学报,2009,23(10):65-67,76.
- [4] 王 恕.基于 FPGA 的伺服电机速度测量算法研究与实现[D].上海:上海交通大学机械驱动工程学院,2012.
- [5] 王书峰.基于可编程逻辑器件的光电编码器测速方法研究[D].北京:北京邮电大学电子工程学院,2012.
- [6] 姚 远,李 辰.FPGA 应用开发入门与典型案例[M].北京:人民邮电出版社,2010.
- [7] 周润景,苏良碧.基于 Quartus II 的数字系统 VerilogHDL 设计实例详解[M].北京:电子工业出版社,2010.
- [8] 韩丰田.TMS320F281x DSP 原理及应用[M].北京:清华大学出版社,2009.
- [9] 陈欣波. AlteraFPGA 工程师成长手册[M].北京:清华大学出版社,2012.
- [10] 康华光.电子技术基础[M].北京:高等教育出版社,2008.
- [11] 谭浩强.C 程序设计[M].北京:清华大学出版社,1999.
- [12] 刘波文,张 军,何 勇.FPGA 嵌入式项目开发[M].北京:北京航空航天大学出版社,2012.

[编辑:李 辉]

本文引用格式:

马 泽,胡旭东,杨亮亮.基于 FPGA 的速度动态估算方法[J].机电工程,2013,30(11):1420-1424.

MA Ze, HU Xu-dong, YANG Liang-liang. Dynamic speed estimation method based on FPGA [J]. Journal of Mechanical & Electrical Engineering, 2013, 30(11):1420-1424.